

CLIPPEDIMAGE= JP406069286A

PAT-NO: JP406069286A

DOCUMENT-IDENTIFIER: JP 06069286 A

TITLE: BONDING APPARATUS

PUBN-DATE: March 11, 1994

INVENTOR-INFORMATION:

NAME

SUZUKI, TOMOHIRO

HANEDA, MAKOTO

CHIBA, KATSUAKI

ONO, YUICHI

ASSIGNEE-INFORMATION:

NAME	COUNTRY
HITACHI LTD	N/A
HITACHI COMMUN SYST INC	N/A

APPL-NO: JP04219997

APPL-DATE: August 19, 1992

INT-CL (IPC): H01L021/60;H01L021/52 ;H01L021/68

US-CL-CURRENT: 228/179.1

ABSTRACT:

PURPOSE: To improve an aligning accuracy, to prevent irregular contact of a semiconductor component, etc., and to improve reliability by removing an oxide film on a surface of solder.

CONSTITUTION: Wirings are formed on a surface of a sapphire substrate 14, and a pattern of a connecting part of connecting a photodiode 15 is provided. The substrate 14 is fixed to a heating base 4, and the photodiode element 15 is sucked by a vacuum collet 1. It is roughly aligned by a microscope 2 mounted at the collet side. The collet 1 is moved down, and the element 15 is moved to

the substrate 14. The substrate 14 is aligned with a connecting part of the element 15 by a camera 10 disposed on a rear surface side of the substrate 14 by using a finely moving stage 5, a Z-axis stage 8 and a flapping stage 9. The substrate 14 is made transparent, a function of sucking and moving it by the collet 1 having a heating mechanism is provided, thereby mounting many semiconductor devices by flip chip bonding.

COPYRIGHT: (C)1994,JPO&Japio

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-69286

(43)公開日 平成6年(1994)3月11日

(51)Int.Cl.<sup>5</sup>  
H 01 L 21/60 3 1 1 T 6918-4M  
21/52 F 7376-4M  
21/68 P 8418-4M  
B 8418-4M

F I

技術表示箇所

審査請求 未請求 請求項の数4(全3頁)

(21)出願番号 特願平4-219997

(22)出願日 平成4年(1992)8月19日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71)出願人 000233479

日立通信システム株式会社

神奈川県横浜市戸塚区戸塚町180番地

(72)発明者 鈴木 智浩

神奈川県横浜市戸塚区戸塚町180番地 日

立通信システム株式会社内

(72)発明者 羽田 誠

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(74)代理人 弁理士 小川 勝男

最終頁に続く

(54)【発明の名称】 ポンディング装置

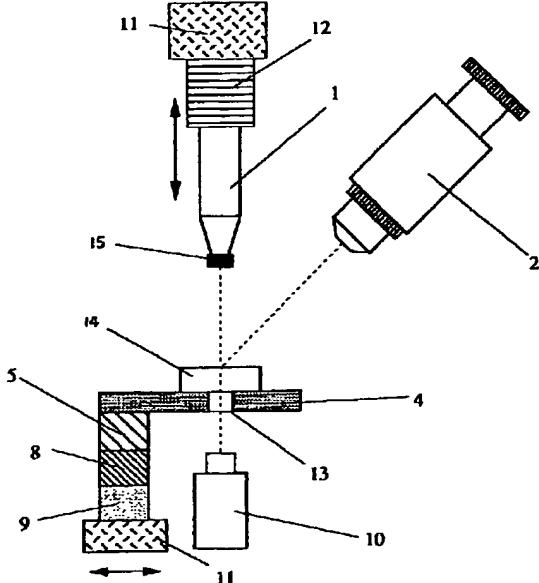
(57)【要約】

【目的】位置合わせ精度の向上と、半導体部品等の片当たりの防止、及び、半田表面の酸化膜除去による、信頼性の向上。

【構成】サファイア基板14の表面に配線を形成し、フォトダイオード15を接合するための接合部のパターンを設ける。サファイア基板14を加熱台4上に固定し、フォトダイオード素子15を真空コレット1で吸着する。コレット側に取り付けられた顕微鏡2で大まかな位置合わせを行う。真空コレット1を下げる、フォトダイオード素子15とサファイア基板14を近接させる。サファイア基板14の裏面側に配置されたカメラ10より、サファイア基板14とフォトダイオード素子15の接合部の位置合わせを微動ステージ5、Z軸ステージ8、及び煽りステージ9を用いて行う。

【効果】基板を透明化し、加熱機構を有するコレットで吸着し可動式とする機能を設けることにより、多数の半導体デバイスをフリップチップポンディングで実装することができる。

図2



1

## 【特許請求の範囲】

【請求項1】可視光もしくは特定の波長で透過率の高い基板を用いて、基板裏面よりデバイスの接合面を観察することにより、高精度位置合わせ及びボンディング部材面の平行度検査を可能としたボンディング装置。

【請求項2】顕微鏡もしくはテレビカメラ等の位置合わせ観察部と、チップ固定及びスクラップ等のボンディング機構部が、デバイス及び基板の実装部を挟んで両側に配置されていることを特徴としたボンディング装置。

【請求項3】基板裏面よりデバイスと基板の接合部が観察できるように、加熱台に穴を開けたことを特徴とする、もしくは穴を開けた部分に、可視光もしくは特定の波長で透過率が高く、熱伝導率の高い材質をかぶせたことを特徴とするボンディング装置。

【請求項4】請求項1、2又は3の装置において、チップ固定部又は基板部に加熱機構、及びスクラップ、超音波等、接着半田層の表面酸化膜除去機能が取付けられていることを特徴としたボンディング装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は半導体部品、及び電子部品の実装方法に係る。

## 【0002】

【従来の技術】従来のフリップチップボンディング装置の例を図1に示す。

【0003】上下動する真空コレット1で吸着された半導体部品6は、半導体部品6の電極部と、実装基板7の電極部をハーフミラー3を通して顕微鏡2で位置合わせを行い、加熱台4で加熱しボンディングしている。この場合、半導体部品6の電極を見るために、ハーフミラー3を介しているため、実装基板7とある程度の間隔を必要とし、間隔を取った状態でしか位置合わせが出来ない為、位置合わせ精度が $\pm 20 \mu m$ 程度となる。これらの技術は「混成集積回路」菅口、厚留編、工業調査会(1968年10月)に詳しく述べられている。

## 【0004】

【発明が解決しようとする課題】従来の方法では、ハーフミラーを使用してフリップチップにて位置合わせを行っていた為、下記の問題が有った。

- 位置合わせ精度が $\pm 20 \mu m$ と大きく、位置ずれによる容量増加や、微細電極どうしが接触する問題が生じた。
- 半田の濡れ性がチェック出来ず、加熱し過ぎや、荷重の掛け過ぎによる半導体部品の破損など、組立てによる接続不良が生じた。
- 平行度調整が検出出来ず、半導体部品の位置ずれや片当たり等が生じた。
- 半導体部品の加熱、位置合せ中に半田層表面に酸化膜が生じ、接着力低下等の要因となり、信頼度が低下する問題が生じた。

2

5. 透明サブマウントを用いた裏面直視合わせ方式では、チップを固定、加熱しサブマウント側で合わせを行なう為、多数チップのフリップチップボンディングが出来ないという問題があった。

【0005】本発明の目的は上記の問題点を解決することにある。

## 【0006】

【課題を解決するための手段】上記目的は次に示す手段により解決される。

10 1. 可視光もしくは特定の波長で透過率の高い基板を用いて、基板裏面より実装デバイスの接合面を顕微鏡もしくはテレビカメラ等で観察しながら、反対側より加熱、加圧を行いボンディングする。

2. ボンディング部材面の平行度調整部をステージ側に設ける。

3. 半導体デバイス側、もしくは基板側のどちらからでもスクラップもしくは超音波が掛けられる機能を設ける。

4. 基板を透明化し、半導体デバイスを加熱機構を有するコレットで吸着し可動式とする機能を設ける。

## 【0007】

【作用】1. 基板裏面より実装デバイスの接合面を観察出来る為、位置合わせ精度 $\pm 2 \mu m$ 以下が達成出来、かつ、半田の濡れ性をチェックすることが出来る。

2. 並行度調整が検知できる為、半導体部品等の片当たりを防ぐことが出来る。

3. スクラップもしくは超音波が掛けられる機能を有する為、半田表面の酸化膜を除去する事が出来る。

30 4. 基板を透明化し、加熱機構を有するコレットで吸着し可動式とする機能を設けることにより、多数の半導体デバイスをフリップチップボンディングで実装することが出来る。

## 【0008】

【実施例】以下本発明の実施例を図面を用いて説明する。

【0009】実施例は図2に示すように、フロントエンドモジュールの実装において、透明基板としてサファイア(10mm角×0.2mm厚)を用いた。サファイア基板14の表面には、薄膜Ti/Pt/Au(0.1/0.2/0.9mm厚)を用いて配線を形成した。また、フォトダイオード15を接合するための接合部のパターンは、素子の電極パターンよりも $2 \mu m$ 小さくして、その上にPb/Sn(95/5)の半田を約 $3 \mu m$ 厚設けた。まず、サファイア基板14を加熱台4上に固定し、フォトダイオード素子15を真空コレット1で吸着する。コレット側に取り付けられた顕微鏡2で大きな位置合わせを行う。真空コレット1を下げ、フォトダイオード素子15とサファイア基板14を近接させる。サファイア基板14の裏面側に配置されたカメラ10より、サファイア基板14とフォトダイオード素子15の50 接合部の位置合わせを微動ステージ5、Z軸ステージ

3

8. 及び焗りステージ9を用いて行う。正確な位置合わせが完了した後、340°Cで半田溶融しながら真空コレット1にスクラップ機構11でスクラップをかけ、半田表面の酸化膜を取り除き、真性半田による接合を完了する。

【0010】

【発明の効果】1. 基板裏面より実装デバイスの接合面を観察出来る為、位置合わせ精度±2μm以下が達成出来た。

2. 並行度調整が検知できる為、半導体部品等の片当たりを防ぐことが出来た。

3. スクラップもしくは超音波が掛けられる機能を有する為、半田表面の酸化膜を除去する事が出来、かつ半田の濡れ性をチェックすることが出来た。

4. 基板を透明化し、加热機構を有するコレットで吸着し可動式とする機能を設けることにより、多数の半導体

4

デバイスをフリップチップボンディングで実装することが出来た。

## 【図面の簡単な説明】

【図1】従来用いていたフリップチップボンディング装置。

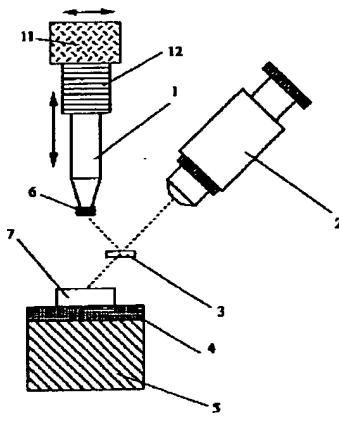
【図2】本発明によるボンディング装置を用いた実装図。

## 【符号の説明】

1…真空コレット、2…顕微鏡、3…ハーフミラー、4…加熱台、5…微動ステージ、6…半導体部品、7…基板、8…Z軸ステージ、9…焗り用ステージ、10…テレビカメラ、11…スクラップ機構、12…加熱ヒータ、13…基板裏面用直視ホール、14…サファイア基板、15…フォトダイオード。

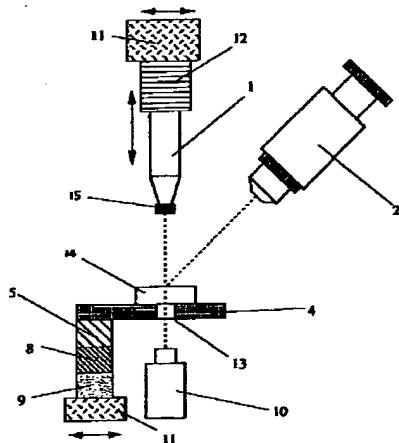
【図1】

図1



【図2】

図2



フロントページの続き

(72)発明者 千葉 勝昭

東京都国分寺市東恋ヶ窪1丁目280番地  
株式会社日立製作所中央研究所内

(72)発明者 小野 佑一

東京都国分寺市東恋ヶ窪1丁目280番地  
株式会社日立製作所中央研究所内